



19 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

12 **Offenlegungsschrift**
10 **DE 100 34 006 A 1**

51 Int. Cl. 7:
H 01 L 23/50
H 01 L 23/04
H 01 L 21/56

21 Aktenzeichen: 100 34 006.7
22 Anmeldetag: 7. 7. 2000
43 Offenlegungstag: 24. 1. 2002

2

DE 100 34 006 A 1

71 Anmelder:
Infineon Technologies AG, 81669 München, DE
74 Vertreter:
Epping, Hermann & Fischer, 80339 München

72 Erfinder:
Kahlisch, Knut, Dipl.-Ing., 01109 Dresden, DE;
Mieth, Henning, Dipl.-Ing., 09387 Jahnsdorf, DE

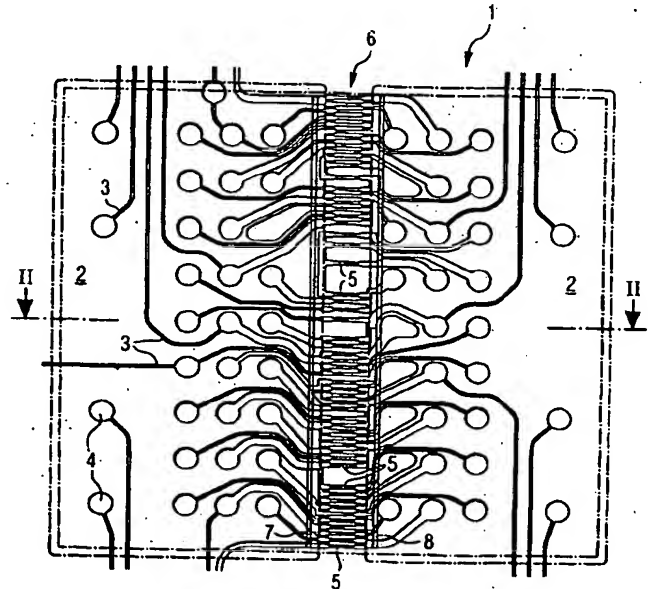
56 Entgegenhaltungen:
US 58 66 949
EP 4 72 766 A1
JP 10-214924 A. In: Patent Abstracts of Japan;
JP 1-217952 A. In: Patent Abstracts of Japan;

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

54 Trägermatrix mit Bondkanal für integrierte Halbleiter und Verfahren zu ihrer Herstellung

57 Trägermatrizen für Halbleiter werden häufig im Bereich der Bondleads, dem sog. Bondkanal, eingekapselt. Die Einkapselung erfolgt mit dispensfähigem Material, welches auf die Trägermatrix fließen kann und dort Kontaminationen verursacht. Zur Verhinderung dieses Flusses ist die Erfindung gerichtet auf eine Trägermatrix (1) für integrierte Halbleiter mit einem Rahmen (2), Leiterbahnstrukturen (3, 4) und zumindest einem Bondkanal (6), in dem Bondleads (5) zur Verbindung der Leiterbahnstrukturen (3, 4) mit dem integrierten Halbleiter angeordnet sind und ist dadurch gekennzeichnet, dass am Rand des Bondkanals (6) eine Barriere (7, 8) zur Verhinderung des Fließens von flussfähigem Material aus dem Bondkanal (6) auf den Rahmen (2) und/oder der Leiterbahnstrukturen (3, 4) angeordnet ist. Die Erfindung ist ebenfalls auf Verfahren zur Herstellung solcher Trägermatrizen gerichtet.



DE 100 34 006 A 1

Beschreibung

[0001] Die Erfindung betrifft eine Trägermatrix mit Bondkanal für integrierte Halbleiter mit einer Barriere am Bondkanal und ein Verfahren zur Herstellung einer solchen Trägermatrix.

[0002] Moderne Miniaturgehäuse für integrierte Halbleiter wie µBGA, FBGA etc. bestehen neben der eigentlichen Ummantelung und dem Siliziumchip aus einer Trägermatrix. Diese Trägermatrix dient der Stabilisierung und der elektrischen Verbindung der Kontaktflächen des Halbleiterchips mit den Außenkontakten des Gehäuses. Zu diesem Zweck weist die Trägermatrix einen Rahmen, beispielsweise eine geeignet ausgeformte Polyimidfolie von beispielsweise 50 µm Dicke auf sowie eine Leiterbahnstruktur, welche die Kontaktflächen miteinander verbindet. Zumeist wird der Halbleiterchip mit einer Seite der Trägermatrix verbunden, während auf der anderen Seite der Trägermatrix Kontakte zur Außenanbindung des Gehäuses auf einer Platine o. ä. angeordnet sind. Die Leiterbahnstruktur wird zumeist auf der Seite des Rahmens angeordnet, auf der auch der Halbleiterchip zu liegen kommt, während die Außenkontakte auf der anderen Seite liegen. Die Verbindung zwischen den Leiterbahnstrukturen und den Außenkontakten wird durch Löcher im Rahmen erreicht.

[0003] Die eigentliche Verbindung zwischen Leiterbahnstrukturen und dem Halbleiterchip erfolgt über sogenannte Bondleads, das heißt zungenförmige Bereiche an der Leiterbahnstruktur, die zum Halbleiterchip hin gebogen sind oder gebogen werden können, um mit den Kontaktflächen des Halbleiterchips in Kontakt zu treten, oder vermittels von Golddrähten. Die Bondleads werden dann an den Halbleiter gebondet, beispielsweise durch Schweißen, Mikroschweißverfahren oder Löten.

[0004] Bei einer üblichen Vorgehensweise werden die Bondleads in einem sogenannten Bondkanal konzentriert. Dieser Bondkanal ist eine Öffnung im Rahmen, welche von der Halbleiterchip-abgewandten Seite einen Zugang zu den Bondleads bzw. die Verdrahtung ermöglicht. Bei der Montage der Trägermatrix an den Halbleiterchip werden von der Halbleiterchip-abgewandten Seite der Trägermatrix mittels Bondstempeln die Bondleads zum Halbleiterchip hin gedrückt und dort gebondet oder es werden Golddrähte von der Leiterbahnstruktur zum Halbleiter gebondet.

[0005] Die Bondleads sind über einen sogenannten Anker mit dem Rest der Leiterbahnstrukturen verbunden. Auf der dem Anker gegenüberliegenden Seite befindet sich häufig ein Gegenanker, der über eine Sollbruchstelle mit dem eigentlichen Bondbereich des Bondleads verbunden ist. Beim Anpressen des Bondbereichs an die Kontaktstelle des Halbleiterchips reißt die Sollbruchstelle.

[0006] Zur Stabilisierung der Verbindung zwischen Trägermatrix und Halbleiterchip werden die Bondkanäle mit einem geeigneten Material ausgefüllt.

[0007] Dieses Füllmaterial ist größtenteils ein niederviskoses, dispensfähiges Material. Damit besteht die Gefahr, dass Flächen der Trägermatrix von diesem Material kontaminiert werden, die für nachfolgende Prozessschritte bei der Herstellung des Chips unbedingt sauber bleiben müssen.

[0008] Bisher wurden in einem Zeit- und kostenintensiven Verfahren, u. a. in einem mehrstufigen Dispensverfahren, dem sog. Dam & Fill, mehrere Materialien verschiedener Viskosität dergestalt aufgebracht, dass mittels eines Rahmens das Austreten des niederviskosen Materials verhindert wurde. Eine zuverlässige, von Verunreinigungen geschützte, dem Bondkanal benachbarte Fläche konnte so jedoch nicht in allen Fällen erreicht werden. Insbesondere bei dicht angrenzenden, aktiven Zonen ist ein dispenser Rahmen nicht

realisierbar.

[0009] Es ist daher die Aufgabe der vorliegenden Erfindung, Maßnahmen bereitzustellen, welche ein Kriechen von flussfähigem Material aus dem Bondkanal zuverlässig verhindern können.

[0010] Diese Aufgabe wird gelöst durch die Bereitstellung einer Trägermatrix für integrierte Halbleiterchip gemäß dem unabhängigen Patentanspruch 1 sowie Verfahren zur Herstellung einer solchen Trägermatrix gemäß den unabhängigen Patentansprüchen 9 und 12.

[0011] Die Erfindung ist zunächst gerichtet auf eine Trägermatrix für integrierte Halbleiter mit einem Rahmen, Leiterbahnstrukturen und zumindest einem Bondkanal, in dem Bondleads oder Drähte zur Verbindung der Leiterbahnstrukturen mit dem integrierten Halbleiter angeordnet sind, dadurch gekennzeichnet, dass am Rand des Bondkanals eine Barriere zur Verhinderung des Fließens von flussfähigem Material aus dem Bondkanal auf den Rahmen und/oder die Leiterbahnstrukturen angeordnet ist.

[0012] Der erfinderische Grundgedanke liegt somit darin, statt aufwendige Reinigungs- oder Abdichtungsmaßnahmen durchzuführen, durch eine am Rand des Bondkanals angeordnete Barriere das Kriechen des für verwendeten Materials in den zu schützenden Bereich zu verhindern.

[0013] Die Barriere stellt eine Trennlinie für das flussfähige Material zwischen den Leiterbahnen und dem Rahmen einerseits und dem Bondkanal andererseits dar. Die Barriere ist günstigerweise so orientiert, dass sie quer zur möglichen Flussrichtung des Silikonmaterials um den gesamten Bondkanal herumführt. Zumindest wird es bevorzugt, dass die Seiten des Bondkanals, die neben besonders sensiblen Bereichen der Trägermatrix liegen, mit einer erfindungsgemäßen Barriere versehen werden.

[0014] Vorzugsweise ist die zumindest eine Barriere an allen Seiten des Bondkanals angeordnet und umgibt diesen vollständig.

[0015] Je nach geplanter Funktion kann die Barriere unterschiedlich angeordnet sein. So kann die zumindest eine Barriere auf dem Rahmen und/oder auf den Bondleads und/oder auf den Leiterbahnstrukturen angeordnet sein. Die genaue Konfiguration der Barriere ist vom gewünschten Verwendungszweck und den an der Stelle der Barriere gegebenen Verhältnissen abhängig. Sie kann näher am Rand des Bondkanals angeordnet sein und beispielsweise über Ankerbereiche der Bondleads hinweggeführt sein; oder weiter davon entfernt und dann über Leiterbahnen und den eigentlichen Rahmen hinweggeführt sein. In Bereichen, welche vollständig von Leiterbahnstrukturen bedeckt sind, wird die Barriere ggfs. nur über diese geführt werden, während eine Barriere in einem Bereich der Trägermatrix ohne Leiterbahnen nur über den Rahmen hinweggeführt werden könnte.

[0016] Die zumindest eine Barriere kann auch auf der den Bondleads abgewandten Oberfläche des Rahmens angeordnet sein. Dies ermöglicht einen Schutz der Halbleiterchip-abgewandten Seite der Trägermatrix, beispielsweise um eine Kontamination der externen Kontaktflächen zu vermeiden. Es ist auch möglich, Barrieren auf beiden Seiten der Trägermatrix anzuordnen, die übereinander oder auch seitlich gegeneinander versetzt sein können, um beispielsweise bei dünnen Trägermatrizen eine hinreichende Tiefe der Barriere, wenn diese als Rille ausgebildet ist, zu ermöglichen.

[0017] Das flussfähige Material kann beispielsweise Silikon zur Ausbildung von Strukturen auf der Trägermatrix sein.

[0018] Zur Ausgestaltung der Barriere stehen verschiedene Möglichkeiten zur Verfügung. So kann die Barriere eine Rille oder einen Wall aufweisen. Bei Verwendung einer Rille macht man sich den Kanteneffekt für Fluss und Adhäsion

sion von flussfähigem Material zu Nutze, bei dem ein flussfähiges Material nicht in der Lage ist, um eine abwärts gerichtete Kante herum zu fließen. Auf diese Weise kann eine Rille eine wirksame Barriere für Flüssigkeiten darstellen. Auch die Verwendung eines Walls, das heißt vorspringenden Barriereelements, kann einen begrenzenden Effekt haben, der abhängig ist von den Adhäsionseigenschaften des flussfähigen Materials auf dem jeweiligen Untergrund.

[0019] Schließlich kann die Barriere einen Bereich mit einem Trennmittel aufweisen, welches das flussfähige Material abweist. Hier wird also das Adhäsionsvermögen des flussfähigen Materials auf dem Untergrund durch die Verwendung einer Beschichtung so verändert, dass es nicht in der Lage ist, über den beschichteten Bereich hinweg auf den zu schützenden Bereich zu kriechen.

[0020] Es ist möglich, verschiedene Arten der oben angesprochenen Barrieren miteinander zu kombinieren oder mehrere gleichartige Barrieren hintereinander auf dem Bondlead anzuordnen. Solche Maßnahmen können, wenn auch bei erhöhtem Aufwand, die Rückhaltewirkung der erfindungsgemäßen Barriere weiter verbessern.

[0021] Weiterhin ist die Erfindung auf ein Verfahren zur Herstellung einer Trägermatrix für integrierte Halbleiter mit einem Rahmen, Leiterbahnstrukturen und zumindest einem Bondkanal gerichtet, in dem Bondleads zur Verbindung der Leiterbahnstrukturen mit dem integrierten Halbleiter angeordnet sind, dass folgenden Schritt aufweist:

- Einarbeiten zumindest einer Rille am Rand des Bondkanals zur Verhinderung des Fließens von flussfähigem Material aus dem Bondkanal auf den Rahmen und/oder die Leiterbahnstrukturen.

[0022] Hierbei kann das erfindungsgemäße Verfahren vorzugsweise photochemisch erfolgen und die folgenden Schritte aufweisen:

- Aufbringen einer Lackmaske; und
- Ätzen von Querrillen in den Anker des Bondleads.

[0023] Das Aufbringen der Lackmaske erfolgt z. B. in dem Fachmann geläufiger Weise durch Beschichten mit einem Photolack, Aufbelichten des gewünschten Musters und Entwickeln der Lackschicht.

[0024] Alternativ kann das Verfahren folgenden Schritt aufweisen:

- Prägen von Querrillen in den Anker des Bondleads. Um den Barriereeffekt zu verstärken, kann es bevorzugt sein, mehrere parallel verlaufende Barrieren hintereinander zu schalten.

[0025] Die Ätztiefe bzw. Prägtiefe sollte so bemessen sein, dass einerseits ein Überfließen verhindert wird, andererseits kein zusätzlicher Flächenbedarf notwendig wird.

[0026] Schließlich ist die Erfindung gerichtet auf ein Verfahren zur Herstellung einer Trägermatrix für integrierte Halbleiter mit einem Rahmen, Leiterbahnstrukturen und zumindest einem Bondkanal, in dem Bondleads zur Verbindung der Leiterbahnstrukturen mit dem integrierten Halbleiter angeordnet sind, mit folgendem Schritt:

- Aufbringen zumindest eines Walls am Rand des Bondkanals zur Verhinderung des Fließens von flussfähigem Material aus dem Bondkanal auf den Rahmen und/oder die Leiterbahnstrukturen.

[0027] Das Aufbringen des Materials kann in üblichen

Verfahren zur Herstellung von Halbleiter, wie beispielsweise Beschichtungsverfahren mit Plasmaabscheidung erreicht werden.

[0028] Die Herstellung der Barrieren kann bei der integrierten Herstellung der Leiterbahnstrukturen und Bondleads und vor ihrer Verbindung mit dem Rahmen der Trägermatrix erfolgen. Alternativ ist es auch möglich, die Barrieren nach der Verbindung von Rahmen und Leiterbahnstruktur/Bondleadsschicht anzubringen.

[0029] Im folgenden wird unter Bezugnahme auf Fig. 1 und 2 ein Ausführungsbeispiel der vorliegenden Erfindung erläutert.

[0030] Fig. 1 zeigt in Aufsicht einen Bereich einer Trägermatrix 1 als beispielhafte Ausführungsform der vorliegenden Erfindung. Auf einem Rahmen 2 sind Leiterbahnstrukturen ausgebildet, die aus Leiterbahnen 3 und externen Kontaktflächen 4 zur Kontaktierung des Gehäuses mit Schaltungen, beispielsweise auf Platinen, bestehen. Die Bondleads 5 sind in einem Bondkanal 6 konzentriert. Sie bestehen aus einem Anker, einem Gegenanker und dem zentralen, eigentlichen Bondbereich zur Verbindung eines Bondleads mit dem Halbleiterchip.

[0031] Die erfindungsgemäßen Barrieren 7, 8 sind längs des Bondkanals an seinem Rand angeordnet. Wie aus Fig. 2 ersichtlich, verlaufen sie über die gesamte Längsseite des dargestellten Bondkanals 6 und somit über die Leiterbahnstrukturen und den eigentlichen Rahmen 2.

[0032] Fig. 2 ist ein Querschnitt durch die Trägermatrix der Fig. 1 längs der Schnittlinie II-II. Die Barrieren 7 und 8, welche am Rand des Bondkanals 6 entlanglaufen, sind hier als Rillen gezeigt. Es versteht sich jedoch, dass sie ebenfalls eine andere Ausführungsform der vorliegenden Erfindung sein können.

Bezugszeichenliste

- 1 Trägermatrix
- 2 Rahmen
- 3 Leiterbahnen
- 4 Kontaktflächen
- 5 Bondleads
- 6 Bondkanal
- 7, 8 Barrieren

Patentansprüche

1. Trägermatrix (1) für integrierte Halbleiter mit einem Rahmen (2), Leiterbahnstrukturen (3, 4) und zumindest einem Bondkanal (6), in dem Bondleads (5) oder Drähte zur Verbindung der Leiterbahnstrukturen (3, 4) mit dem integrierten Halbleiter angeordnet sind, **dadurch gekennzeichnet**, dass am Rand des Bondkanals (6) eine Barriere (7, 8) zur Verhinderung des Fließens von flussfähigem Material aus dem Bondkanal (6) auf den Rahmen (2) und/oder die Leiterbahnstrukturen (3, 4) angeordnet ist.
2. Trägermatrix nach Anspruch 1, dadurch gekennzeichnet, dass die zumindest eine Barriere (7, 8) an allen Seiten des Bondkanals (6) angeordnet ist und diesen vollständig umgibt.
3. Trägermatrix nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass die zumindest eine Barriere (7, 8) auf dem Rahmen (2) und/oder auf den Bondleads (5) und/oder auf den Leiterbahnstrukturen (3, 4) angeordnet ist.
4. Trägermatrix nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, dass die zumindest eine Barriere (7, 8) auf der den Bondleads (5) abgewandten

Oberfläche des Rahmens (2) angeordnet ist.

5. Trägermatrix nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, dass das flussfähige Material Silikon zur Ausbildung von Strukturen auf der Trägermatrix (1) ist. 5
6. Trägermatrix nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, dass die Barriere (7, 8) eine Rille aufweist.
7. Trägermatrix nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, dass die Barriere (7, 8) einen Wall aufweist. 10
8. Trägermatrix nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, dass die Barriere (7, 8) einen Bereich mit einem Trennmittel aufweist, welches das flussfähige Material abweist. 15
9. Verfahren zur Herstellung einer Trägermatrix (1) für integrierte Halbleiter mit einem Rahmen (2), Leiterbahnstrukturen (3, 4) und zumindest einem Bondkanal (6), in dem Bondleads (5) zur Verbindung der Leiterbahnstrukturen (3, 4) mit dem integrierten Halbleiter angeordnet sind, mit folgendem Schritt: 20
 - Einarbeiten zumindest einer Rille (7, 8) am Rand des Bondkanals (6) zur Verhinderung des Fließens von flussfähigem Material aus dem Bondkanal (6) auf den Rahmen (2) und/oder die Leiterbahnstrukturen (3, 4). 25
10. Verfahren nach Anspruch 9, dadurch gekennzeichnet, dass es folgende Schritte aufweist: 30
 - Aufbringen einer Lackmaske; und
 - Ätzen von Rillen (7, 8) am Rand des Bondkanals (6).
11. Verfahren nach Anspruch 9, dadurch gekennzeichnet, dass es folgenden Schritt aufweist: 35
 - Prägen von Rillen (7, 8) am Rand des Bondkanals (6).
12. Verfahren zur Herstellung einer Trägermatrix (1) für integrierte Halbleiter mit einem Rahmen (2), Leiterbahnstrukturen (3, 4) und zumindest einem Bondkanal (6), in dem Bondleads (5) zur Verbindung der Leiterbahnstrukturen (3, 4) mit dem integrierten Halbleiter angeordnet sind, mit folgendem Schritt: 40
 - Aufbringen zumindest eines Walls am Rand des Bondkanals (6) zur Verhinderung des Fließens von flussfähigem Material aus dem Bondkanal (6) auf den Rahmen (2) und/oder die Leiterbahnstrukturen (3, 4). 45

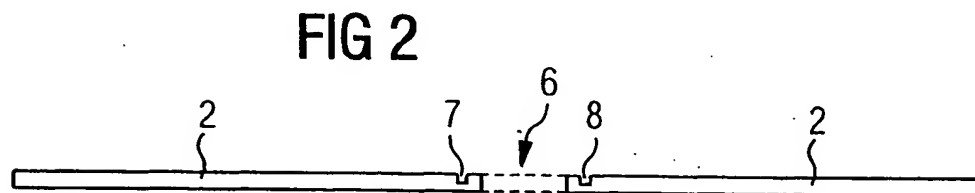
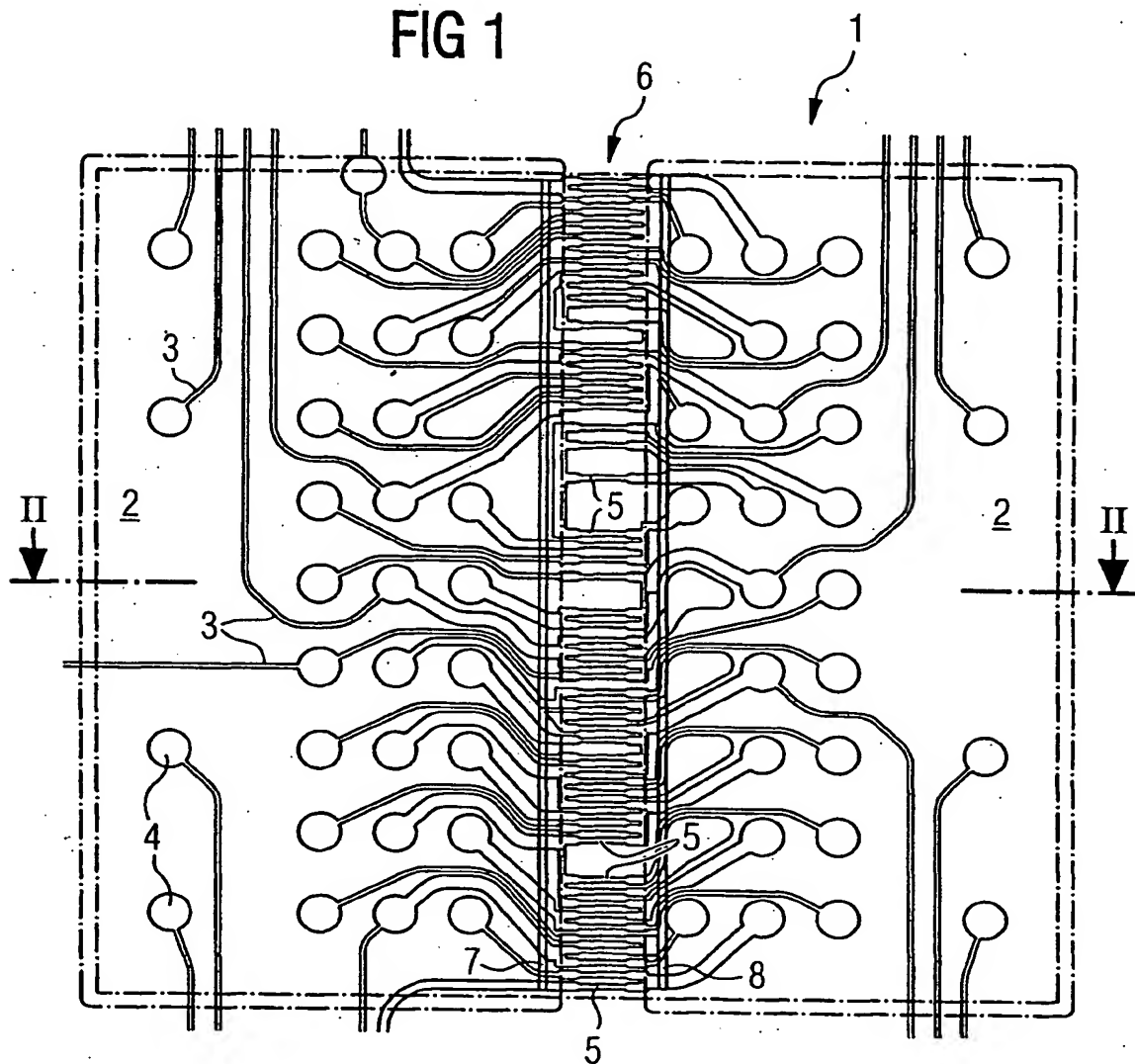
Hierzu 1 Seite(n) Zeichnungen

50

55

60

65



- Leerseite -

THIS PAGE BLANK (USPIC)